

Transistores de potencia



- [El transistor de potencia.](#)
- [Principios básicos de funcionamiento.](#)

Características dinámicas

- [Tiempos de conmutación.](#)

Características estáticas

- [Otros parámetros importantes.](#)

Modos de trabajo y limitaciones

- [Modos de trabajo.](#)
- [Avalancha secundaria. Curvas SOA.](#)

Disipación de potencia y protecciones

- [Efecto producido por carga inductiva. Protecciones.](#)
- [Cálculo de potencias disipadas en conmutación con carga resistiva.](#)
- [Cálculo de potencias disipadas en conmutación con carga inductiva.](#)
- [Ataque y protección del transistor de potencia.](#)

El transistor de potencia

El funcionamiento y utilización de los transistores de potencia es idéntico al de los transistores normales, teniendo como características especiales las altas tensiones e intensidades que tienen que soportar y, por tanto, las altas potencias a disipar.

Existen tres tipos de transistores de potencia:

- bipolar.
- unipolar o FET (Transistor de Efecto de Campo).
- IGBT.

Parámetros	MOS	Bipolar
Impedancia de entrada	Alta (10 ¹⁰ ohmios)	Media (10 ⁴ ohmios)
Ganancia en corriente	Alta (10 ⁷)	Media (10-100)
Resistencia ON (saturación)	Media / alta	Baja
Resistencia OFF (corte)	Alta	Alta
Voltaje aplicable	Alto (1000 V)	Alto (1200 V)
Máxima temperatura de operación	Alta (200°C)	Media (150°C)
Frecuencia de trabajo	Alta (100-500 Khz)	Baja (10-80 Khz)
Coste	Alto	Medio

El IGBT ofrece a los usuarios las ventajas de entrada MOS, más la capacidad de carga en corriente de los transistores bipolares:

- Trabaja con tensión.
- Tiempos de conmutación bajos.
- Disipación mucho mayor (como los bipolares).

Nos interesa que el transistor se parezca, lo más posible, a un elemento ideal:

- Pequeñas fugas.
- Alta potencia.
- Bajos tiempos de respuesta (ton , toff), para conseguir una alta frecuencia de funcionamiento.
- Alta concentración de intensidad por unidad de superficie del semiconductor.
- Que el efecto avalancha se produzca a un valor elevado (VCE máxima elevada).
- Que no se produzcan puntos calientes (grandes di/dt).

Una limitación importante de todos los dispositivos de potencia y concretamente de los transistores bipolares, es que el paso de bloqueo a conducción y viceversa no se hace instantáneamente, sino que siempre hay un retardo (ton , toff). Las causas fundamentales de estos retardos son las

capacidades asociadas a las uniones colector - base y base - emisor y los tiempos de difusión y recombinación de los portadores.

[Volver](#)

Principios básicos de funcionamiento

La diferencia entre un transistor bipolar y un transistor unipolar o FET es el modo de actuación sobre el terminal de control. En el transistor bipolar hay que inyectar una corriente de base para regular la corriente de colector, mientras que en el FET el control se hace mediante la aplicación de una tensión entre puerta y fuente. Esta diferencia viene determinada por la estructura interna de ambos dispositivos, que son substancialmente distintas.

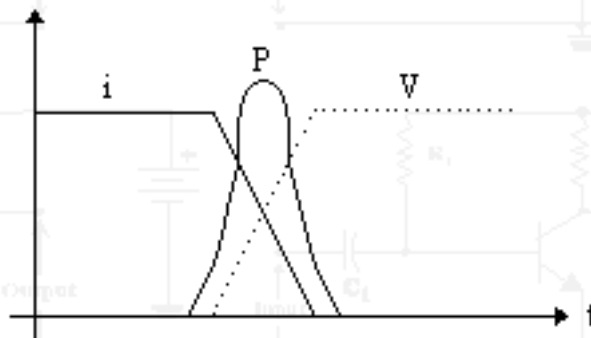
Es una característica común, sin embargo, el hecho de que la potencia que consume el terminal de control (base o puerta) es siempre más pequeña que la potencia manejada en los otros dos terminales.

En resumen, destacamos tres cosas fundamentales:

- En un transistor bipolar I_B controla la magnitud de I_C .
- En un FET, la tensión V_{GS} controla la corriente I_D .
- En ambos casos, con una potencia pequeña puede controlarse otra bastante mayor.

[Volver](#)

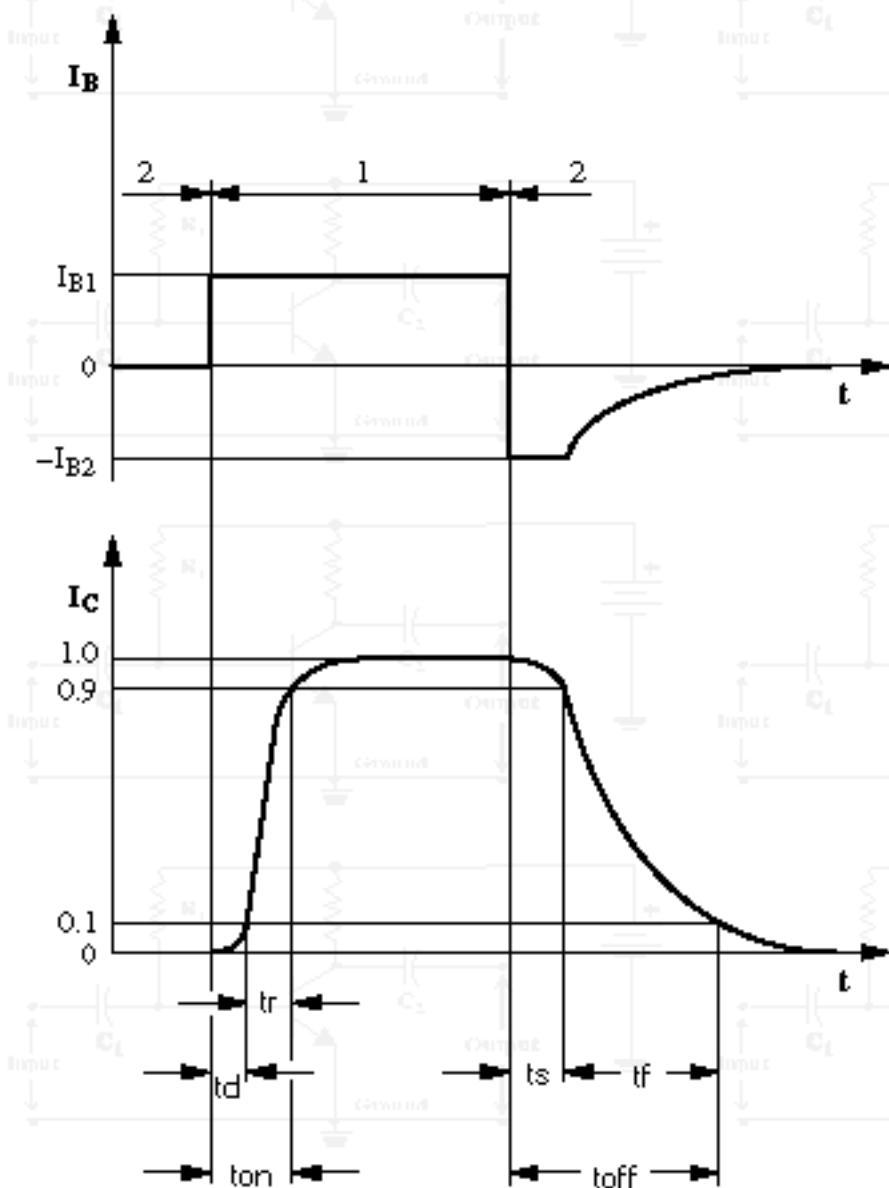
Tiempos de conmutación



Cuando el transistor está en saturación o en corte las pérdidas son despreciables. Pero si tenemos en cuenta los efectos de retardo de conmutación, al cambiar de un estado a otro se produce un pico de potencia disipada, ya que en esos instantes el producto $I_C \times V_{CE}$ va a tener un valor apreciable, por lo que la potencia media de pérdidas en el transistor va a ser mayor. Estas pérdidas aumentan con la

frecuencia de trabajo, debido a que al aumentar ésta, también lo hace el número de veces que se produce el paso de un estado a otro.

Podremos distinguir entre tiempo de excitación o encendido (t_{on}) y tiempo de apagado (t_{off}). A su vez, cada uno de estos tiempos se puede dividir en otros dos.



Tiempo de retardo (Delay Time, t_d): Es el tiempo que transcurre desde el instante en que se aplica la señal de entrada en el dispositivo conmutador, hasta que la señal de salida alcanza el 10% de su valor final.

Tiempo de subida (Rise time, t_r): Tiempo que emplea la señal de salida en evolucionar entre el 10% y el 90% de su valor final.

Tiempo de almacenamiento (Storage time, t_s): Tiempo que transcurre desde que se quita la excitación de entrada y el instante en que la señal de salida baja al 90% de su valor final.

Tiempo de caída (Fall time, t_f): Tiempo que emplea la señal de salida en evolucionar entre el 90% y el 10% de su valor final.

Por tanto, se pueden definir las siguientes relaciones :

$$t_{on} = t_d + t_r$$

$$t_{off} = t_s + t_f$$

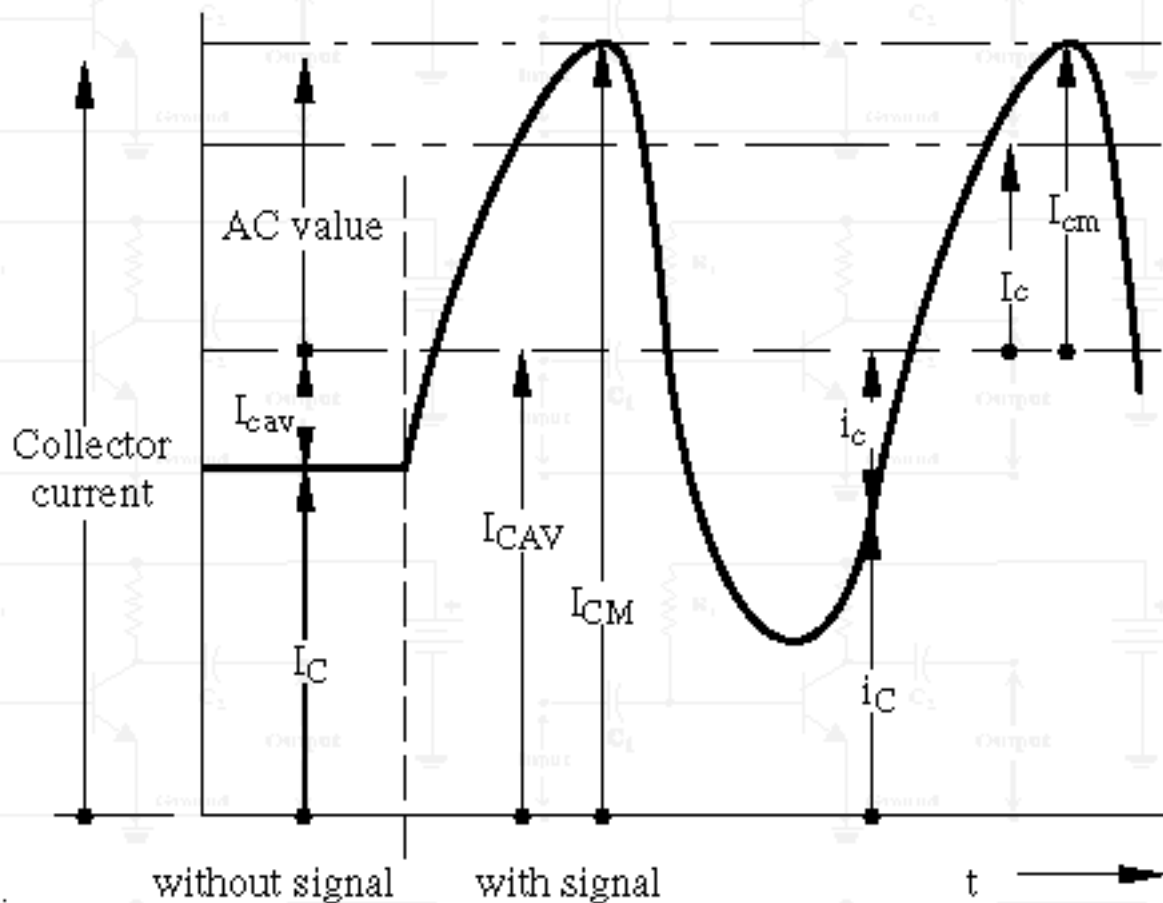
Es de hacer notar el hecho de que el tiempo de apagado (toff) será siempre mayor que el tiempo de encendido (ton).

Los tiempos de encendido (ton) y apagado (toff) limitan la frecuencia máxima a la cual puede conmutar el transistor:

$$F_{max} = \frac{1}{t_{on} + t_{off}}$$

[Volver](#)

Otros parámetros importantes



Corriente media: es el valor medio de la corriente que puede circular por un terminal (ej. I_{CAV} , corriente media por el colector).

Corriente máxima: es la máxima corriente admisible de colector (I_{CM}) o de drenador (I_{DM}). Con este valor se determina la máxima disipación de potencia del dispositivo.

V_{CBO} : tensión entre los terminales colector y base cuando el emisor está en circuito abierto.

V_{EBO} : tensión entre los terminales emisor y base con el colector en circuito abierto.

Tensión máxima: es la máxima tensión aplicable entre dos terminales del dispositivo (colector y emisor con la base abierta en los bipolares, drenador y fuente en los FET).

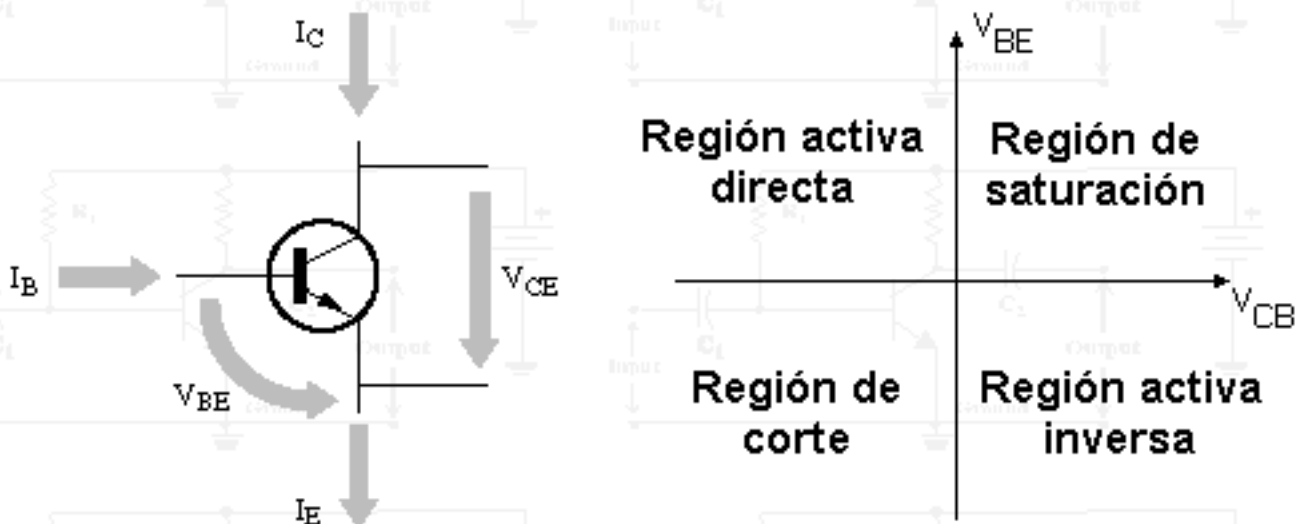
Estado de saturación: queda determinado por una caída de tensión prácticamente constante. V_{CEsat} entre colector y emisor en el bipolar y resistencia de conducción R_{DSon} en el FET. Este valor, junto con el de corriente máxima, determina la potencia máxima de disipación en saturación.

Relación corriente de salida - control de entrada: h_{FE} para el transistor bipolar (ganancia estática de corriente) y g_{ds} para el FET (transconductancia en directa).

[Volver](#)

Modos de trabajo

Existen cuatro condiciones de polarización posibles. Dependiendo del sentido o signo de los voltajes de polarización en cada una de las uniones del transistor pueden ser :



- **Región activa directa:** Corresponde a una polarización directa de la unión emisor - base y a una polarización inversa de la unión colector - base. Esta es la región de operación normal del transistor para amplificación.

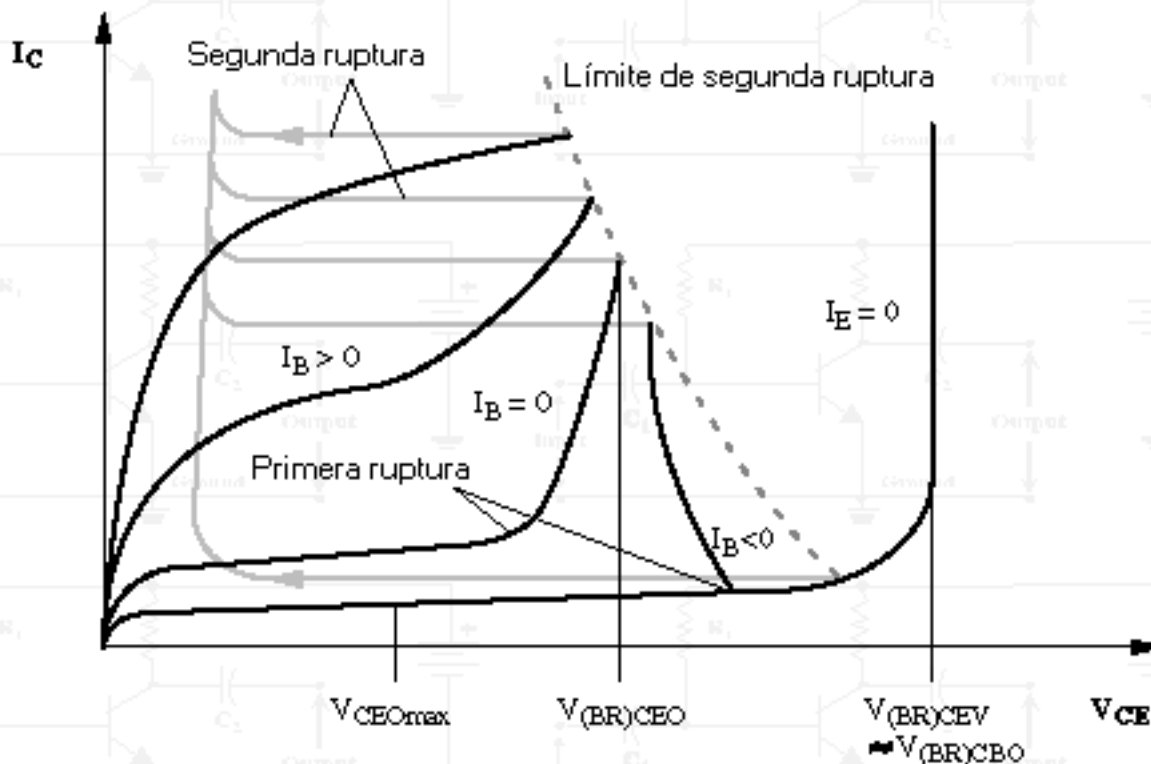
- **Región activa inversa:** Corresponde a una polarización inversa de la unión emisor - base y a una polarización directa de la unión colector - base. Esta región es usada raramente.

- **Región de corte:** Corresponde a una polarización inversa de ambas uniones. La operación en ésta región corresponde a aplicaciones de conmutación en el modo apagado, pues el transistor actúa como un interruptor abierto (IC 0).

- **Región de saturación:** Corresponde a una polarización directa de ambas uniones. La operación en esta región corresponde a aplicaciones de conmutación en el modo encendido, pues el transistor actúa como un interruptor cerrado (VCE 0).

[Volver](#)

Avalancha secundaria. Curvas SOA.

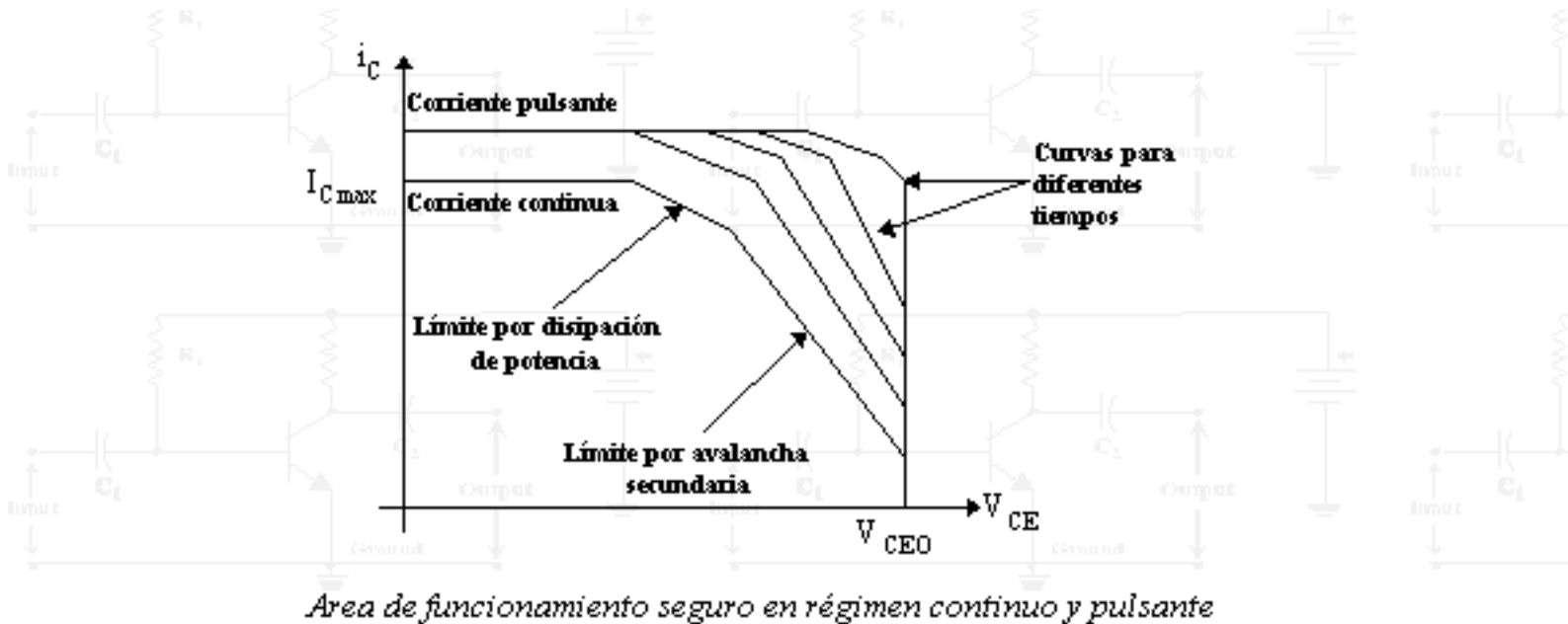


Si se sobrepasa la máxima tensión permitida entre colector y base con el emisor abierto (V_{CBO}), o la tensión máxima permitida entre colector y emisor con la base abierta (V_{CEO}), la unión colector - base polarizada en inverso entra en un proceso de ruptura similar al de cualquier diodo, denominado avalancha primaria.

Sin embargo, puede darse un caso de avalancha cuando estemos trabajando con tensiones por debajo de los límites anteriores debido a la aparición de puntos calientes (focalización de la intensidad de base), que se produce cuando tenemos polarizada la unión base - emisor en directo. En efecto, con dicha polarización se crea un campo magnético transversal en la zona de base que reduce el paso de portadores minoritarios a una pequeña zona del dispositivo (anillo circular). La densidad de potencia que se concentra en dicha zona es proporcional al grado de polarización de la base, a la corriente de colector y a la V_{CE} , y alcanzando cierto valor, se produce en los puntos calientes un fenómeno degenerativo con el consiguiente aumento de las pérdidas y de la temperatura. A este fenómeno, con efectos catastróficos en la mayor parte de los casos, se le conoce con el nombre de avalancha secundaria (o también segunda ruptura).

El efecto que produce la avalancha secundaria sobre las curvas de salida del transistor es producir unos codos bruscos que desvían la curva de la situación prevista (ver gráfica anterior).

El transistor puede funcionar por encima de la zona límite de la avalancha secundaria durante cortos intervalos de tiempo sin que se destruya. Para ello el fabricante suministra unas curvas límites en la zona activa con los tiempos límites de trabajo, conocidas como curvas FBSOA.



Podemos ver como existe una curva para corriente continua y una serie de curvas para corriente pulsante, cada una de las cuales es para un ciclo concreto.

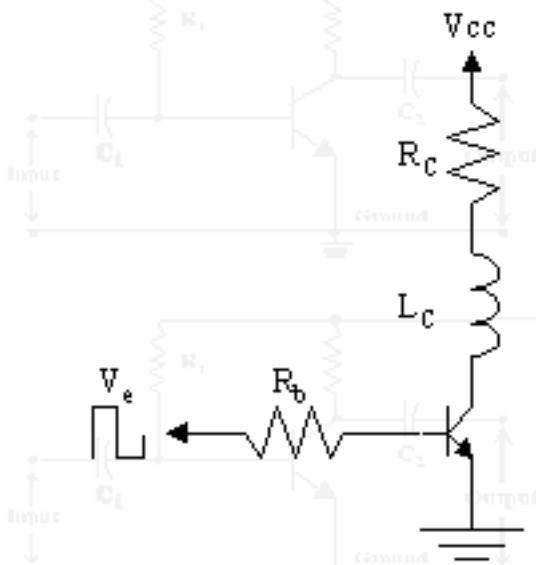
Todo lo descrito anteriormente se produce para el ton del dispositivo. Durante el toff, con polarización inversa de la unión base - emisor se produce la focalización de la corriente en el centro de la pastilla de Si, en un área más pequeña que en polarización directa, por lo que la avalancha puede producirse con niveles más bajos de energía. Los límites de I_C y V_{CE} durante el toff vienen reflejado en las curvas RBSOA dadas por el fabricante.

[Volver](#)

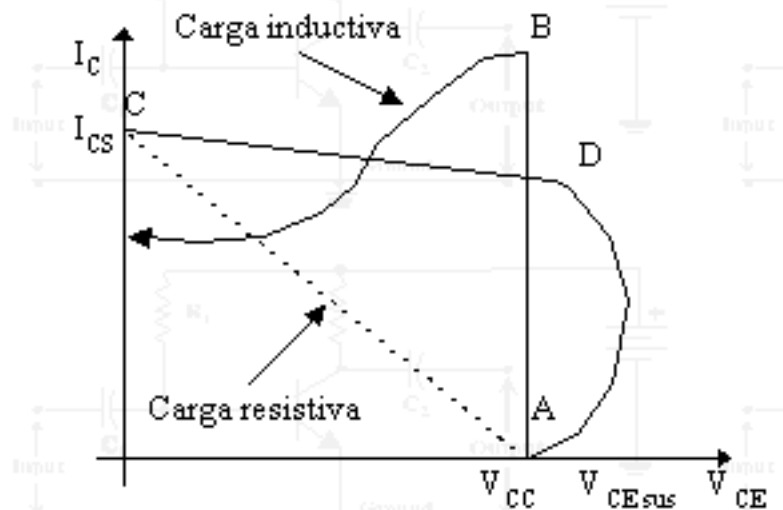
Efecto producido por carga inductiva. Protecciones.

Las cargas inductivas someten a los transistores a las condiciones de trabajo más desfavorables dentro de la zona activa.





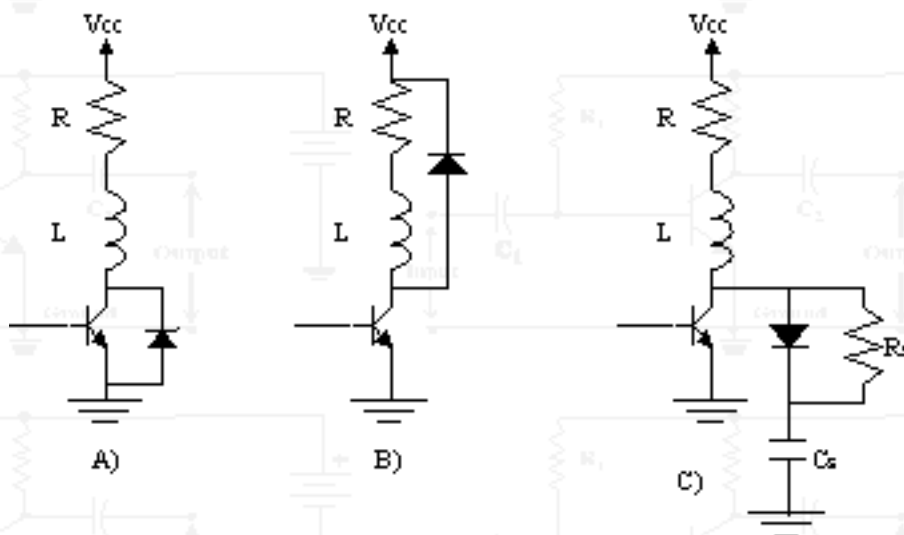
Circuito con carga inductiva



Característica de transferencia para el transistor en conmutación con carga inductiva.

En el diagrama superior se han representado los diferentes puntos idealizados de funcionamiento del transistor en corte y saturación. Para una carga resistiva, el transistor pasará de corte a saturación. Para una carga resistiva, el transistor pasará de corte a saturación por la recta que va desde A hasta C, y de saturación a corte desde C a A. Sin embargo, con una carga inductiva como en el circuito anterior el transistor pasa a saturación recorriendo la curva ABC, mientras que el paso a corte lo hace por el tramo CDA. Puede verse que este último paso lo hace después de una profunda incursión en la zona activa que podría fácilmente sobrepasar el límite de avalancha secundaria, con valor VCE muy superior al valor de la fuente (Vcc).

Para proteger al transistor y evitar su degradación se utilizan en la práctica varios circuitos, que se muestran a continuación :



a) Diodo Zéner en paralelo con el transistor (la tensión nominal zéner ha de ser superior a la tensión de la fuente Vcc).

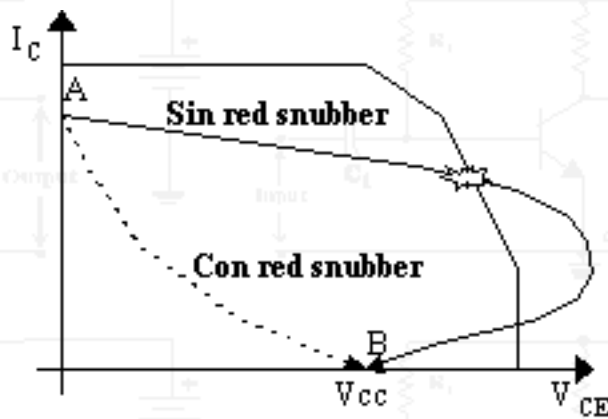
b) Diodo en antiparalelo con la carga RL.

c) Red RC polarizada en paralelo con el transistor (red snubber).

Las dos primeras limitan la tensión en el transistor durante el paso de saturación a corte, proporcionando a través de los diodos un camino para la circulación de la intensidad inductiva de la carga.

En la tercera protección, al cortarse el transistor la intensidad inductiva sigue pasando por el diodo y por el condensador CS, el cual tiende a cargarse a una tensión Vcc. Diseñando adecuadamente la red RC se consigue que la tensión en el transistor durante la conmutación sea inferior a la de la fuente, alejándose su funcionamiento de los límites por disipación y por avalancha secundaria.

Cuando el transistor pasa a saturación el condensador se descarga a través de RS.



El efecto producido al incorporar la red snubber es la que se puede apreciar en la figura adjunta, donde vemos que con esta red, el paso de saturación (punto A) a corte (punto B) se produce de forma más directa y sin alcanzar valores de V_{ce} superiores a la fuente V_{cc} .

Para el cálculo de CS podemos suponer, despreciando las pérdidas, que la energía almacenada en la bobina L antes del bloqueo debe haberse transferido a CS cuando la intensidad de colector se anule.

Por tanto :

$$\frac{1}{2} \times L \times I_{C(sat)}^2 = \frac{1}{2} \times C_s \times V_{cc}^2$$

de donde :

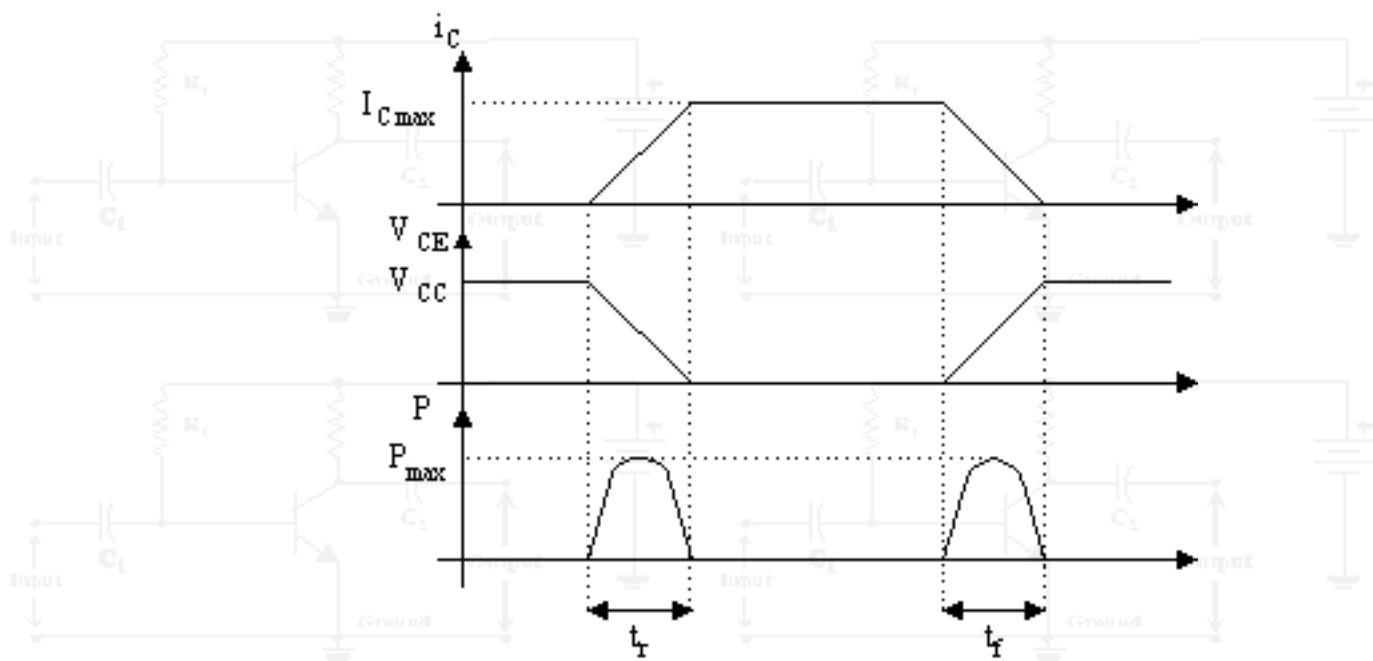
$$C_s = \frac{L \times I_{C(sat)}^2}{V_{cc}^2}$$

Para calcular el valor de R_S hemos de tener en cuenta que el condensador ha de estar descargado totalmente en el siguiente proceso de bloqueo, por lo que la constante de tiempo de R_S y C_S ha de ser menor (por ejemplo una quinta parte) que el tiempo que permanece en saturación el transistor :

$$\tau_s = R_s \times C_s \leq \frac{\text{tiempo con BJT saturado}}{5}$$

[Volver](#)

Cálculo de potencias disipadas en conmutación con carga resistiva



La gráfica superior muestra las señales idealizadas de los tiempos de conmutación (ton y toff) para el caso de una carga resistiva.

Supongamos el momento origen en el comienzo del tiempo de subida (t_r) de la corriente de colector. En estas condiciones ($0 \leq t \leq t_r$) tendremos :

$$i_C = I_{Cmax} \times \left(\frac{t}{t_r} \right)$$

donde I_C más vale :

$$I_{C_{max}} = \frac{V_{CC}}{R}$$

También tenemos que la tensión colector - emisor viene dada como :

$$V_{CE} = V_{CC} - R \times i_C$$

Sustituyendo, tendremos que :

$$V_{CE} = V_{CC} - R \times \frac{V_{CC}}{R} \times \left(\frac{t}{t_r} \right) = V_{CC} \times \left(1 - \frac{t}{t_r} \right)$$

Nosotros asumiremos que la V_{CE} en saturación es despreciable en comparación con V_{CC} .

Así, la potencia instantánea por el transistor durante este intervalo viene dada por :

$$p = V_{CE} \times i_C = V_{CC} \times I_{C_{max}} \times \left(\frac{t}{t_r} \right) \times \left(1 - \frac{t}{t_r} \right)$$

La energía, W_r , disipada en el transistor durante el tiempo de subida está dada por la integral de la potencia durante el intervalo del tiempo de caída, con el resultado:

$$W_r = \left(\frac{V_{CC} \times I_{C_{max}}}{4} \right) \times \left(\frac{2 \times t_r}{3} \right)$$

De forma similar, la energía (W_f) disipada en el transistor durante el tiempo de caída, viene dado como:

$$W_f = \left(\frac{V_{CC} \times I_{C_{max}}}{4} \right) \times \left(\frac{2 \times t_f}{3} \right)$$

La potencia media resultante dependerá de la frecuencia con que se efectúe la conmutación:

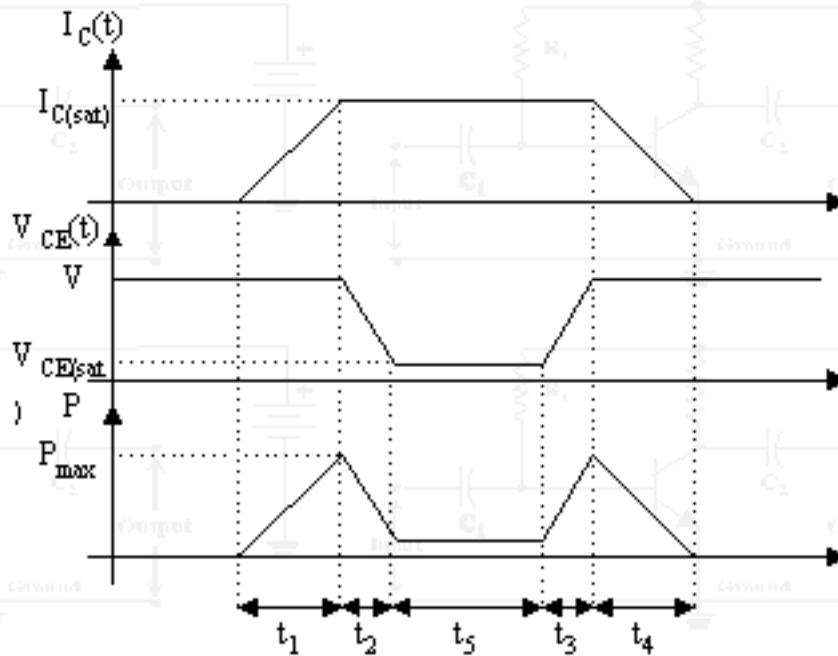
$$P_{AV} = f \times (W_r + W_f)$$

Un último paso es considerar t_r despreciable frente a t_f , con lo que no cometeríamos un error apreciable si finalmente dejamos la potencia media, tras sustituir, como:

$$P_{CAV} = \frac{V_{CC} \times I_{Cmax}}{6} \times t_f \times f$$

[Volver](#)

Cálculo de potencias disipadas en conmutación con carga inductiva



Arriba podemos ver la gráfica de la $i_C(t)$, $V_{CE}(t)$ y $p(t)$ para carga inductiva. La energía perdida durante en ton viene dada por la ecuación:

$$W_{t_{on}} = \frac{1}{2} \times V \times I_{C(sat)} \times (t_1 + t_2)$$

Durante el tiempo de conducción (t_5) la energía perdida es despreciable, puesto que V_{CE} es de un valor ínfimo durante este tramo.

Durante el toff, la energía de pérdidas en el transistor vendrá dada por la ecuación:

$$W_{t_{off}} = \frac{1}{2} \times V \times I_{C(sat)} \times (t_3 + t_4)$$

La potencia media de pérdidas durante la conmutación será por tanto:

$$P_{TOT(AV)} = \frac{W_{t_{on}} + W_{t_{off}}}{T} = f \times (W_{t_{on}} + W_{t_{off}})$$

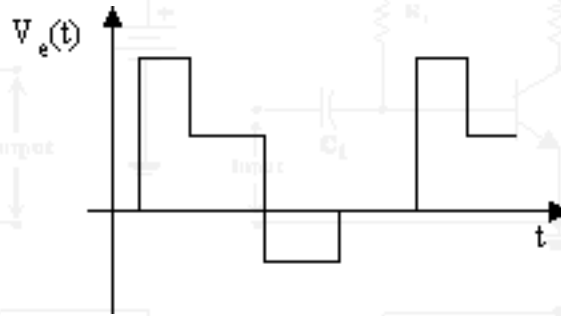
Si lo que queremos es la potencia media total disipada por el transistor en todo el periodo debemos multiplicar la frecuencia con la sumatoria de pérdidas a lo largo del periodo (conmutación + conducción). La energía de pérdidas en conducción viene como:

$$W_{cond} = V_{C(sat)} \times I_{C(sat)} \times t_s$$

[Volver](#)

Ataque y protección del transistor de potencia

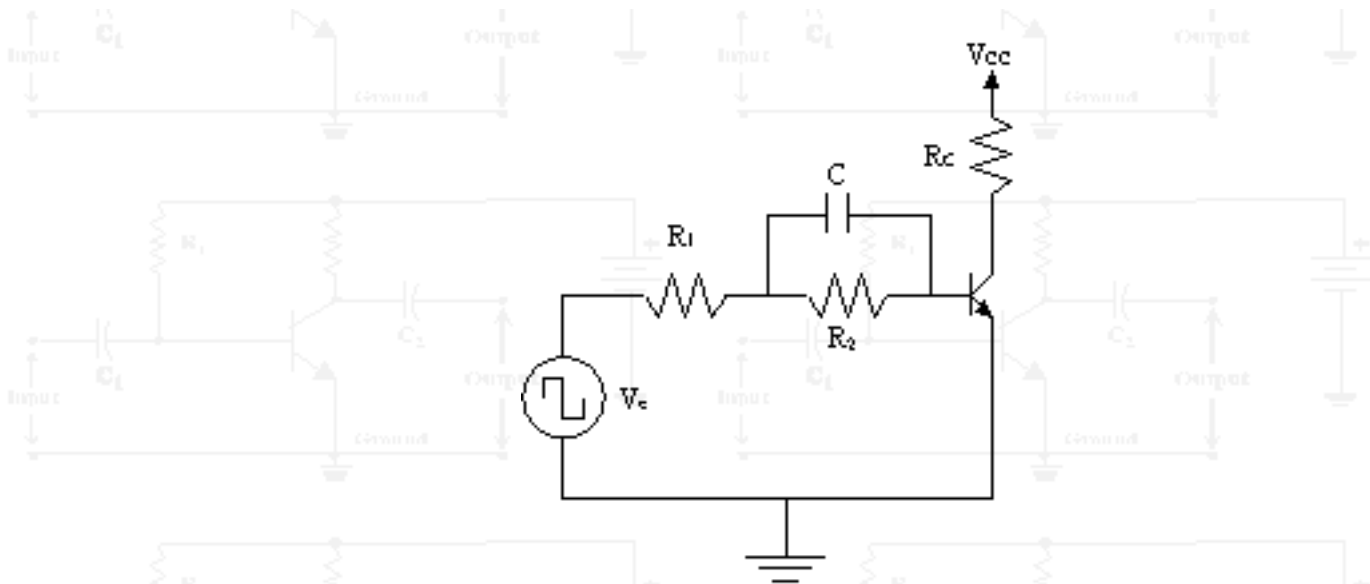
Como hemos visto anteriormente, los tiempos de conmutación limitan el funcionamiento del transistor, por lo que nos interesaría reducir su efecto en la medida de lo posible.



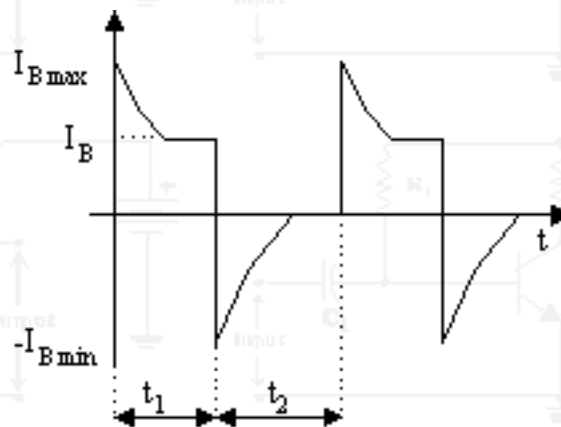
Los tiempos de conmutación pueden ser reducidos mediante una modificación en la señal de base, tal y como se muestra en la figura anterior.

Puede verse como el semiciclo positivo está formado por un tramo de mayor amplitud que ayude al transistor a pasar a saturación (y por tanto reduce el ton) y uno de amplitud suficiente para mantener saturado el transistor (de este modo la potencia disipada no será excesiva y el tiempo de almacenamiento no aumentará). El otro semiciclo comienza con un valor negativo que disminuye el toff, y una vez que el transistor está en corte, se hace cero para evitar pérdidas de potencia.

En consecuencia, si queremos que un transistor que actúa en conmutación lo haga lo más rápidamente posible y con menores pérdidas, lo ideal sería atacar la base del dispositivo con una señal como la de la figura anterior. Para esto se puede emplear el circuito de la figura siguiente.



En estas condiciones, la intensidad de base aplicada tendrá la forma indicada a continuación:



Durante el semiperiodo t_1 , la tensión de entrada (V_e) se mantiene a un valor V_e (máx). En estas condiciones la V_{BE} es de unos 0.7 v y el condensador C se carga a una tensión V_C de valor:

$$V_C = R_2 \times \frac{V_{e(max)} - 0.7}{R_1 + R_2}$$

debido a que las resistencias R_1 y R_2 actúan como un divisor de tensión.

La cte. de tiempo con que se cargará el condensador será aproximadamente de:

$$\tau_1 = C \times \frac{R_1 \times R_2}{R_1 + R_2}$$

Con el condensador ya cargado a V_C , la intensidad de base se estabiliza a un valor I_B que vale:

$$I_B = \frac{V_{e(max)} - 0.7}{R_1 + R_2}$$

En el instante en que la tensión de entrada pasa a valer $-V_{e(min)}$, tenemos el condensador cargado a V_C , y la $V_{BE}=0.7$ v. Ambos valores se suman a la tensión de entrada, lo que produce el pico

negativo de intensidad I_B (mín):

$$I_{B(min)} = \frac{V_{e(min)} + V_C + 0.7}{R_1 + R_2}$$

A partir de ese instante el condensador se descarga a través de R_2 con una constante de tiempo de valor R_2C .

Para que todo lo anterior sea realmente efectivo, debe cumplirse que:

$$5 \times \tau_1 \leq t_1$$

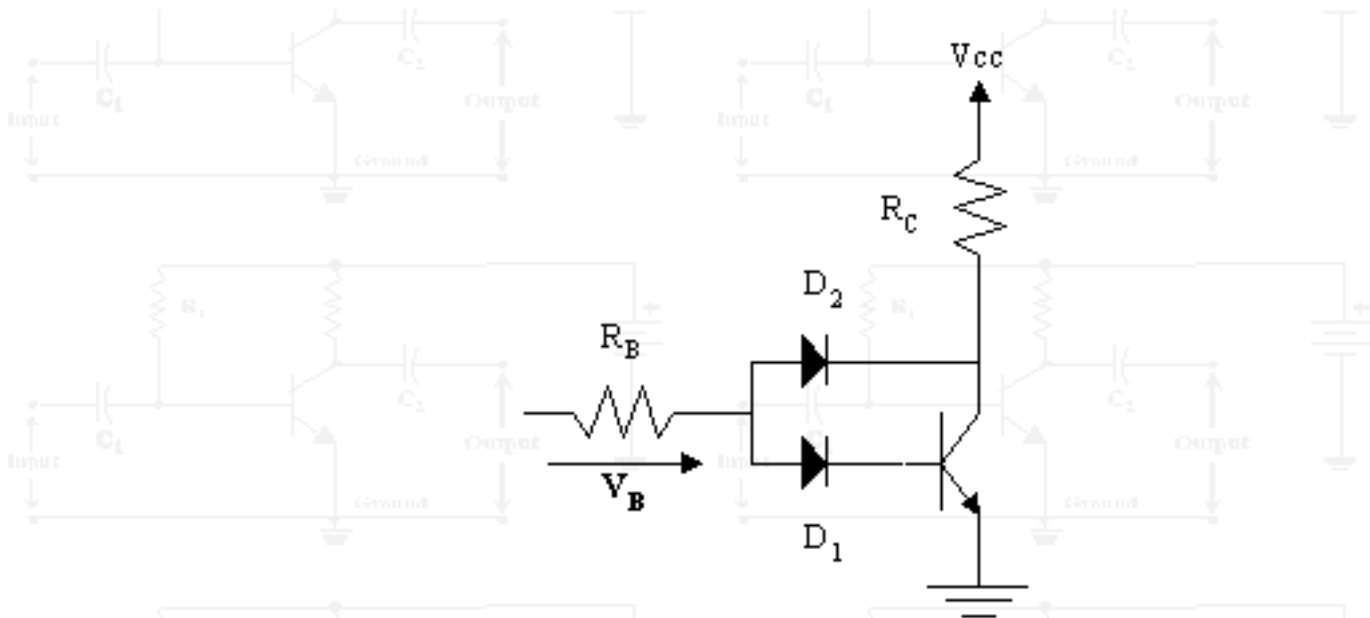
$$5 \times \tau_2 \leq t_2$$

con esto nos aseguramos que el condensador está cargado cuando apliquemos la señal negativa.

Así, obtendremos finalmente una frecuencia máxima de funcionamiento :

$$f_{max} = \frac{1}{t_1 + t_2} = \frac{1}{5 \times \tau_1 + 5 \times \tau_2} = \frac{0.2}{t_1 + t_2}$$

Un circuito más serio es el de Control Antisaturación:



El tiempo de saturación (t_S) será proporcional a la intensidad de base, y mediante una suave saturación lograremos reducir t_S :

$$I_C = \frac{V_{CC} - V_{CE}}{R_C}$$

Inicialmente tenemos que:

$$I_B = \frac{V_B - V_{D1} - V_{BE}}{R_B}$$

En estas condiciones conduce D2, con lo que la intensidad de colector pasa a tener un valor:

$$I_L = \frac{V_{CC} - V_{BE} - V_{d1} + V_{d2}}{R_C}$$

Si imponemos como condición que la tensión de codo del diodo D1 se mayor que la del diodo D2, obtendremos que I_C sea mayor que I_L :

$$I_C = \beta \times I_B$$

$$\beta \times I_B \times R_C > V_{CE} - V_{BE} - V_{d1} + V_{d2}$$

En lo que respecta a la protección por red snubber, ya se ha visto anteriormente.

[Volver](#)

